

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-145134

(43)Date of publication of application : 28.05.1999

(51)Int.Cl.

H01L 21/318

H01L 21/316

H01L 21/768

(21)Application number : 09-318975

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 05.11.1997

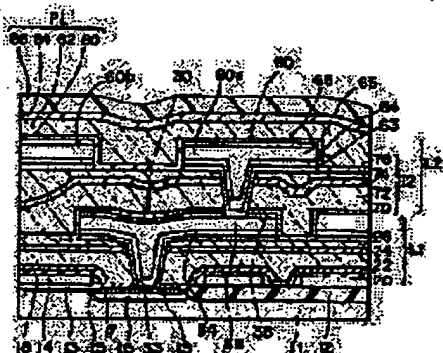
(72)Inventor : MOROZUMI YUKIO
ASAHI TAKENORI

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device with improved reliability and device characteristics having a protecting insulating film and manufacturing method thereof, by improving the flatness and reducing the interlayer capacity.

SOLUTION: A semiconductor comprises a semiconductor substrate 11, a plurality of wiring regions L1, L2 formed on the semiconductor substrate 11, and a protecting insulating film PL formed on the wiring region located in the uppermost layer from between the wiring regions L1, L2. The protecting insulating film PL comprises a first silicon oxide film 80, a second silicon oxide film 82 formed on the first silicon oxide film 80 and formed by polycondensation reaction between a silicon compound and hydrogen peroxide, and a silicon nitride film 86 constituting the uppermost layer.



LEGAL STATUS

[Date of request for examination]

22.04.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-145134

(43) 公開日 平成11年(1999) 5月28日

(51) Int. Cl. 識別記号

H01L 21/318

21/316

21/768

F I

H01L 21/318

21/316

21/90

M

M

K

審査請求 未請求 請求項の数12 F D (全17頁)

(21) 出願番号 特願平9-318975

(22) 出願日 平成9年(1997) 11月5日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 岡角 幸男

長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

(72) 発明者 旭 剛典

長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

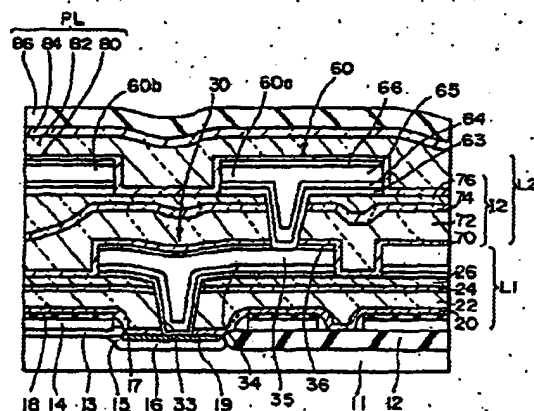
(74) 代理人 弁理士 井上 一 (外2名)

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】 (修正有)

【課題】 平坦性の改善と層間容量の低減とにより、信頼性並びにデバイス特性が向上された保護絶縁膜を有する半導体装置およびその製造方法を提供する。

【解決手段】 半導体装置は、MOS素子を含む半導体基板11、前記半導体基板の上に形成された複数の配線領域11、12および該配線領域のうちの最上層に位置する配線領域の上に形成された保護絶縁膜PLを含む。前記保護絶縁膜PLは、第1のシリコン酸化膜80、第1のシリコン酸化膜の上に形成され、シリコン化合物と過酸化水素との重縮合反応によって形成された第2のシリコン酸化膜82、および最上層を構成するシリコン窒化膜86、を含む。



BEST AVAILABLE COPY